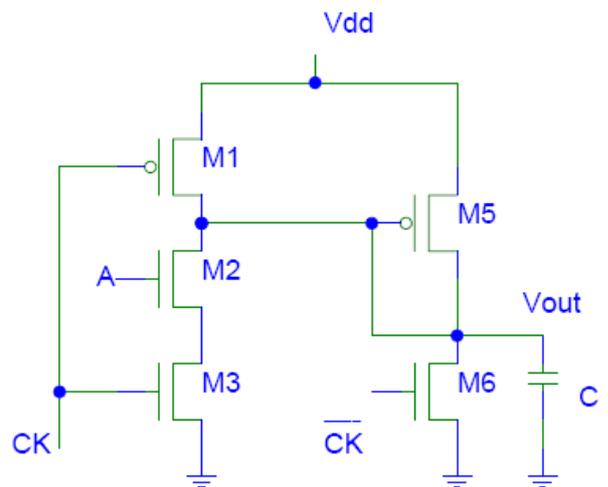


PROVA SCRITTA DI ELETTRONICA DEI SISTEMI DIGITALI A
30 GIUGNO 2005

Con riferimento al circuito in figura:

- 1) Calcolare il valore della tensione di uscita V_{out} al termine della fase di precarica della logica PE. Si consideri esaurito ogni transitorio;
- 2) Si supponga che il segnale di ingresso A sia costante e pari a V_{DD} . Si calcoli il tempo impiegato (a partire dal fronte positivo del clock) affinché V_{out} raggiunga il 90% della sua escursione logica;
- 3) Indicare in quali condizioni (valore logico del clock e del segnale A) il circuito dissipa potenza statica e calcolarne il valore nel caso peggiore.



$$V_{DD}=3.3 \text{ V};$$

$$V_{TN} = |V_{TP}| = 0.5 \text{ V};$$

$$C = 5 \text{ fF};$$

$$\beta_n = 0.1 \text{ mA/V}^2;$$

$$\beta_p = 0.5 \text{ mA/V}^2$$

1) fase di precarica $CK=0$ $\overline{CK}=1$ $= V_{DD}$
 \Rightarrow M1 ON M3 OFF (\Rightarrow P.D. OFF $\forall A$), M6 ON
H_p M1 ON LIN, M6 ON SAT, M5 OFF

2 transistori esauriti: $I_{SDP} = I_{DSn}$

$$\beta_p \left\{ (V_{DD} - V_T)(V_{DD} - V_{OUT}) - \frac{(V_{DD} - V_{OUT})^2}{2} \right\} = \frac{\beta_n}{2} (V_{DD} - V_T)^2$$

$\Rightarrow V_{OUT} = 3.0044 V$

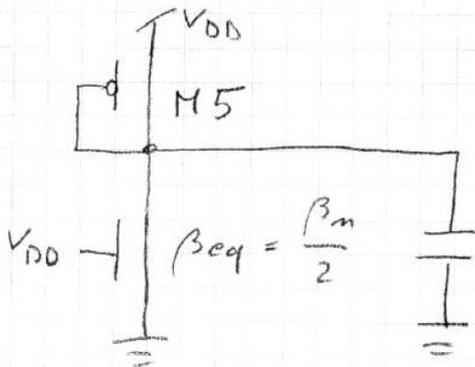
Verifica ipotesi:

M1 LIN se $V_{SD} < V_{SG} - V_T$
 $V_{DD} - V_{OUT} < V_{DD} - V_T \Rightarrow V_{OUT} > V_T$ OK
 verificato

M6 SAT se $V_{DS} > V_{GS} - V_T$
 $V_{OUT} > V_{DD} - V_T \Rightarrow 3.0044 > 2.8$ OK

M5 OFF se $V_{SG} < V_T \Rightarrow V_{DD} - V_{OUT} < V_T$
 $0.295 < 0.5$ OK

2) fase di valutazione $CK=1$ $\overline{CK}=0$
 M1 OFF, M6 OFF M3 ON. $A=1 \Rightarrow$ M2 ON



N.B. M2 e M3 in serie
 $\Rightarrow \beta_{eq} = \frac{\beta_n}{2}$

M5 se ON sicuramente
 SAT ($V_{SD} > V_{SG} - V_T$
 $V_{DD} - V_{OUT} > V_{DD} - V_{OUT} - V_T$
 $0 > -V_T$)

Calcolo valore a regime di V_{OUT}

H_p M_{eq} LIN

$$\frac{\beta_p}{2} (V_{DD} - V_{OUT}' - V_T)^2 = \frac{\beta_n}{2} \left\{ (V_{DD} - V_T) V_{OUT}' - \frac{V_{OUT}'^2}{2} \right\}$$

$$V_{OUT}' = 1.955 \text{ V}$$

Verifica H_p $V_{DS} < V_{GS} - V_T$

$$V_{OUT} < V_{DD} - V_T = 2.8 \text{ V} \quad \text{OK}$$

$$V_{OUT} \xrightarrow[\text{M5 OFF}]{\text{M5 SAT}} \frac{V_{DD} - V_T}{M_{eq}} \xrightarrow[\text{M5 SAT}]{\text{M5 LIN}} V_{OUT} - (V_{OUT} - V_{OUT}') \cdot 0.9 = 2.06 \text{ V}$$

Calcolo di $t_{90\%}$

$$I_{SD} = I_{DS} + C \frac{dV_{OUT}}{dt}$$

$$t_1 = - \int_{V_{OUT}}^{V_{DD} - V_T} \frac{C}{\frac{\beta_m}{4} (V_{DD} - V_T)^2} dV_x \Rightarrow t_1 = 5.214 \text{ ps}$$

$$t_2 = \int_{V_{DD} - V_T}^{2.06} \frac{C}{\beta_p \frac{(V_{DD} - V_x - V_T)^2}{2} - \frac{\beta_m}{2} \left\{ (V_{DD} - V_T) V_x - \frac{V_x^2}{2} \right\}} dV_x$$

$$t_2 = 29.23 \text{ ps}$$

$$t_{90\%} = t_1 + t_2 = 34.44 \text{ ps}$$

3) Il circuito dissipa potenza ^{statica} V nelle seguenti condizioni; 3

a) $CK = 0$ $\overline{CK} = 1$ M1 ON M6 ON

$$P_1 = V_{DD} I_{DD}$$

$$I_{DD} = \beta_P \left\{ (V_{DD} - V_T)(V_{DD} - V_{OUT}) - \frac{(V_{DD} - V_{OUT})^2}{2} \right\}$$

$$V_{OUT} = 3.0044 \text{ V}$$

$$I_{DD} = 0.391 \text{ mA}$$

$$P_1 = 1.29 \text{ mW}$$

b) $CK = 1$ $\overline{CK} = 0$ A = V_{DD} M5 ON M2 M3 ON

$$P_2 = V_{DD} I_{DD}$$

$$I_{DD} = \frac{\beta_P}{2} (V_{DD} - V'_{OUT} - V_T)^2$$

$$V'_{OUT} = 1.955 \text{ V}$$

$$I_{DD} = 0.178 \text{ mA}$$

$$P_2 = 0.587 \text{ mW}$$

Il caso peggiore è a)