



Università degli studi di Parma
Dipartimento di Ingegneria dell'Informazione

Reti Logiche A a.a. 2007/08

Corso di Laurea in Ingegneria Informatica

Introduzione al corso

Docente:

prof. Stefano CASELLI

stefano.caselli@unipr.it

<http://www.ce.unipr.it/people/caselli>

<http://rimlab.ce.unipr.it/>

<https://corsi.unipr.it>

Obiettivi del corso



- Presentazione di metodologie e strumenti per l'analisi e progettazione di sistemi digitali combinatori e sincroni
 - ▶ programma dettagliato del corso sul sito web
- Sviluppo di capacità progettuali e di problem solving a partire dalle competenze elementari di Fond.Inf.B
- Introduzione agli strumenti CAD/CAE tipici della progettazione industriale
- Primo insegnamento con caratteristiche ingegneristiche (aspetti di costo, prestazioni, compromessi ingegneristici, criteri di scelta tra soluzioni alternative)

Suggerimenti pratici per superare l'esame in modo indolore (*RLA for dummies*)



- Occorre padroneggiare *bene* gli argomenti di Fond.Inf. B
- La progressione degli argomenti del corso è sempre più veloce:
 - ▶ frequentare le lezioni
 - ▶ stare in pari con lo studio
 - ▶ utilizzare il sito
 - ▶ sostenere le prove intermedie
- Tutti gli argomenti delle lezioni fanno parte delle prove d'esame:
 - ▶ risolvere qualunque dubbio al più presto, in aula o a ricevimento.

Introduzione a RLA 2007/08

- 3 -

Alcune statistiche sull'esame nel 2004/05



	presenti	insuff/ritirati	
● I compitino:	109	19*	17%
● II compitino:	97	15*	15%
● I appello:	14	10	71%
● II appello:	26	18	69%
● III appello:	4	3	75%
● IV appello:	16	14	87%
● V appello:	8	7	87%
● VI appello:	7	4	57%

* non include i *quasi suff*

Introduzione a RLA 2007/08

- 4 -

Per superare Reti Logiche A



- Conviene frequentare attivamente le lezioni: capire, fare domande, fare esercizi
- Se non avete capito qualcosa, non tenete le domande per "dopo"
- La maggioranza degli studenti supera l'esame con i compiti; dopo l'esame diventa "difficile"
- Nota: la materia non si presta ad una conoscenza vaga o chiacchierata; in uno schema logico ogni segno rappresenta un simbolo, ogni simbolo errato è un motivo per cui il circuito non funziona

Programma: sistemi combinatori



- Reti Combinatorie (ripasso)
 - ▶ Espressioni canoniche, mappe di Karnaugh
 - ▶ Sintesi ottima (e accurata) a due livelli
 - ▶ Reti combinatorie a più livelli
 - ▶ Reti con uso di soli NAND e NOR
 - ▶ Sintesi di funzioni non completamente specificate
- Metodi ottimi ed euristici per la sintesi di RC
 - ▶ Quine-McCluskey, Espresso
- Reti a più livelli e progetto con moduli LSI e MSI
- Circuiti combinatori dedicati
 - ▶ convertitori di codice, circuiti aritmetici, parità
- Alee statiche e dinamiche

Programma: reti sequenziali sincrone



- Struttura generale delle macchine sincrone
- Reti per la memorizzazione dello stato (flip-flop)
- Automi a stati finiti
 - ▶ tecniche di sintesi
 - ▶ minimizzazione degli stati per automi completamente e non completamente specificati
 - ▶ codifica degli stati
- Progettazione di contatori
- Logiche programmabili
- Progetto di reti sequenziali con moduli integrati (registri, contatori, ...)
- Sintesi strutturale: controllore + datapath

Informazioni utili



- Lezioni (circa 45 ore)
 - ▶ martedì 10:30-12:30 (Aula B), giovedì 10:30-12:30 (Aula B)
- Esercitazioni in lab con strumenti CAD/CAE
 - ▶ accesso assistito da fine ottobre (giov pom)
- Ricevimento studenti
 - ▶ Giovedì 14:30-16:30, Pal. 1
 - ▶ dopo le lezioni
 - ▶ Per appuntamento appena prima o dopo pranzo
- Recapiti
 - ▶ stefano.caselli@unipr.it o caselli@ce.unipr.it
 - ▶ 0521-905724

Materiale didattico



- **Materiale didattico**
 - ▶ slide a.a. 2006/07 in pdf già su <https://my.unipr.it> ovvero <https://corsi.unipr.it>
 - ▶ adattate da quelle del prof. Fornaciari (<http://www.elet.polimi.it/upload/fornacia/>)
 - ▶ revisioni in corso d'opera per l'edizione 2007/08!
 - ▶ saranno pubblicate sul sito <https://corsi.unipr.it>
- **Avviso:** *I soli autori di queste slide sono il prof. W. Fornaciari e il prof. S. Caselli (per le integrazioni).
La apposizione di un copyright su questo materiale didattico da parte di stamperie, editori o librerie è arbitraria e potrà essere perseguita legalmente.*

Materiale didattico



- **Libri di testo**
 - ▶ C. Bolchini, C. Brandolese, F. Salice, D. Sciuto, "Reti Logiche", Apogeo, 2004 (25,00 Euro).
 - ▶ M.M. Mano, Digital Design, 3/E, Prentice-Hall, 2002.
- **Forse già disponibile ma poco utile:**
 - ▶ M.M. Mano, C.R. Kime, "Reti Logiche," Addison-Wesley/Pearson education Italia, 2002 (29,95 Euro) (copre circa il 60% del programma).

Materiale didattico



- Testi di approfondimento
 - ▶ R.H. Katz, G. Borriello, "Contemporary Logic Design," 2nd edition, Pearson, 2005.
 - ▶ R.H. Katz, "Contemporary Logic Design," Benjamin-Cummings, 1994.
 - ▶ R. Laschi, "Reti Logiche," Esculapio, Bologna, 1994.
 - ▶ G. De Micheli, "Synthesis and Optimization of Digital Circuits," McGraw-Hill, 1994.

Per informazioni sul corso



- Per informazioni aggiornate sul corso:
 - ▶ <https://corsi.unipr.it>
 - ▶ login come per l'account di posta elettronica (nome.cognome@studenti.unipr.it + password)
 - ▶ seguire il link "informatica" e registrarsi per il corso
 - ▶ comunicazioni urgenti per email ai registrati

Modalità di esame



- Due prove scritte intermedie
 - ▶ metà novembre
 - ▶ fine dicembre
- Prove scritte con domande di teoria + esercizi
- Prove scritte negli appelli ufficiali
 - ▶ 2 appelli per sessione

Dopo l'esame



- ricevimento, consigli sugli insegnamenti ed i piani di studio
- tesi di laurea
- Per collegamenti a info su progetti in corso:

stefano.caselli@unipr.it
<http://www.ce.unipr.it/people/caselli>
<http://rimlab.ce.unipr.it/>