



FONDAMENTI DI INFORMATICA

Lezione n. 7

Esercizi di progetto di circuiti sequenziali



ESERCIZIO N. 1

Progettare un circuito sequenziale che moltiplichi per tre un numero binario N di lunghezza arbitraria.

Il numero viene acquisito in modo seriale dall'ingresso x a partire dal bit meno significativo.

La cifra che rappresenta $3N$ deve presentarsi serialmente all'uscita z del circuito.

SOLUZIONE ESERCIZIO N. 1

0 0 0 1 0 1 1 0 1 0 ingresso

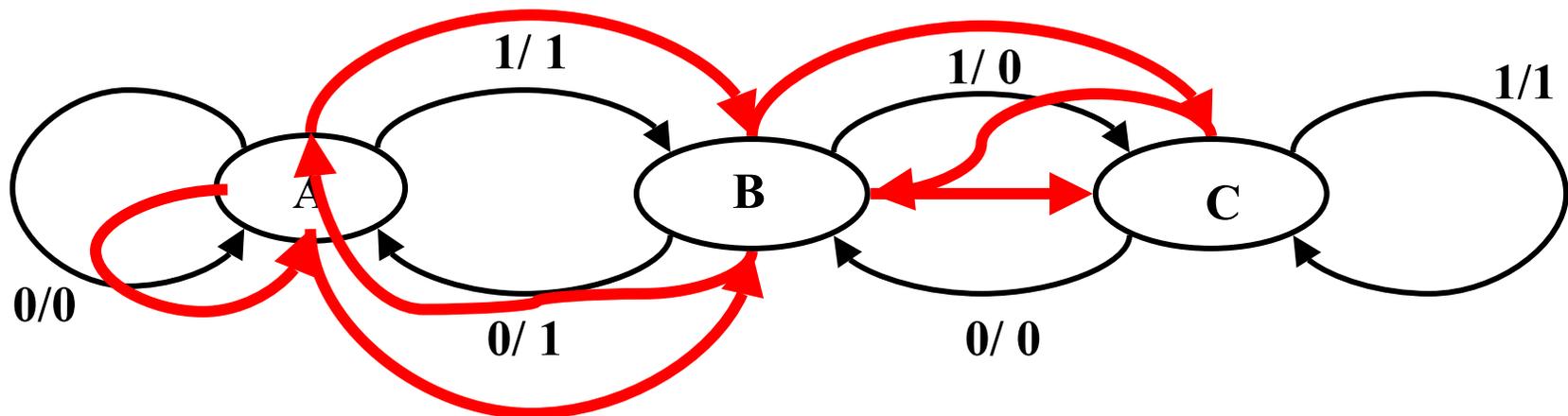


0 0 0 0 1 0 1 1 0 1 ingresso con ritardo (ovvero bit precedente)

0 0 0 1 1 1 0 0 0 0 1 somma.

Data una sequenza all'ingresso la sequenza di uscita considera il valore presente (peso 1) e quello precedente (peso 2) e li somma.

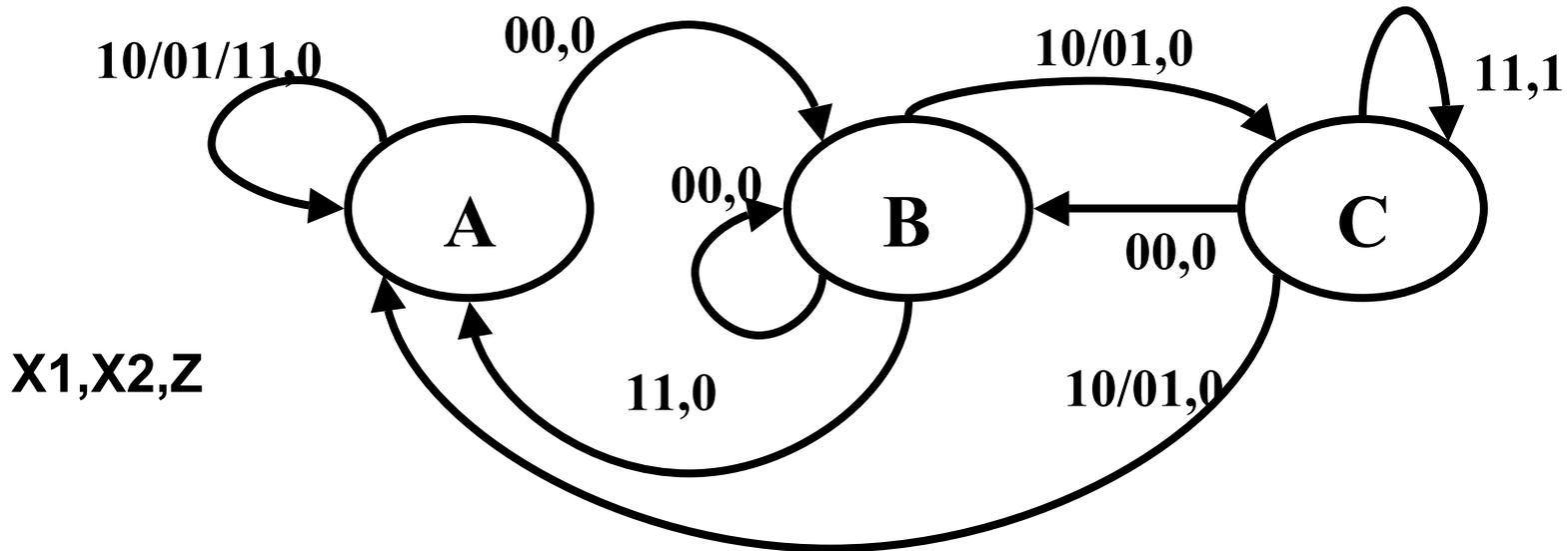
Diagramma di stato dell'evoluzione del circuito.





ESERCIZIO N. 2

- **Progettare una rete sequenziale sincrona con il compito di verificare l'andamento di due segnali di ingresso X_1, X_2 . Il segnale di uscita Z avrà valore 1 quando per i due segnali di ingresso si verifica una delle seguenti evoluzioni: $(00, 01, 11)$ oppure $(00, 10, 11)$. L'uscita Z viene mantenuta inalterata fin tanto che permane la configurazione finale (11) .**
- **Per la realizzazione dell'automa sono sufficienti tre stati.**
- **Progettare il circuito mediante FF-JK e porte logiche.**



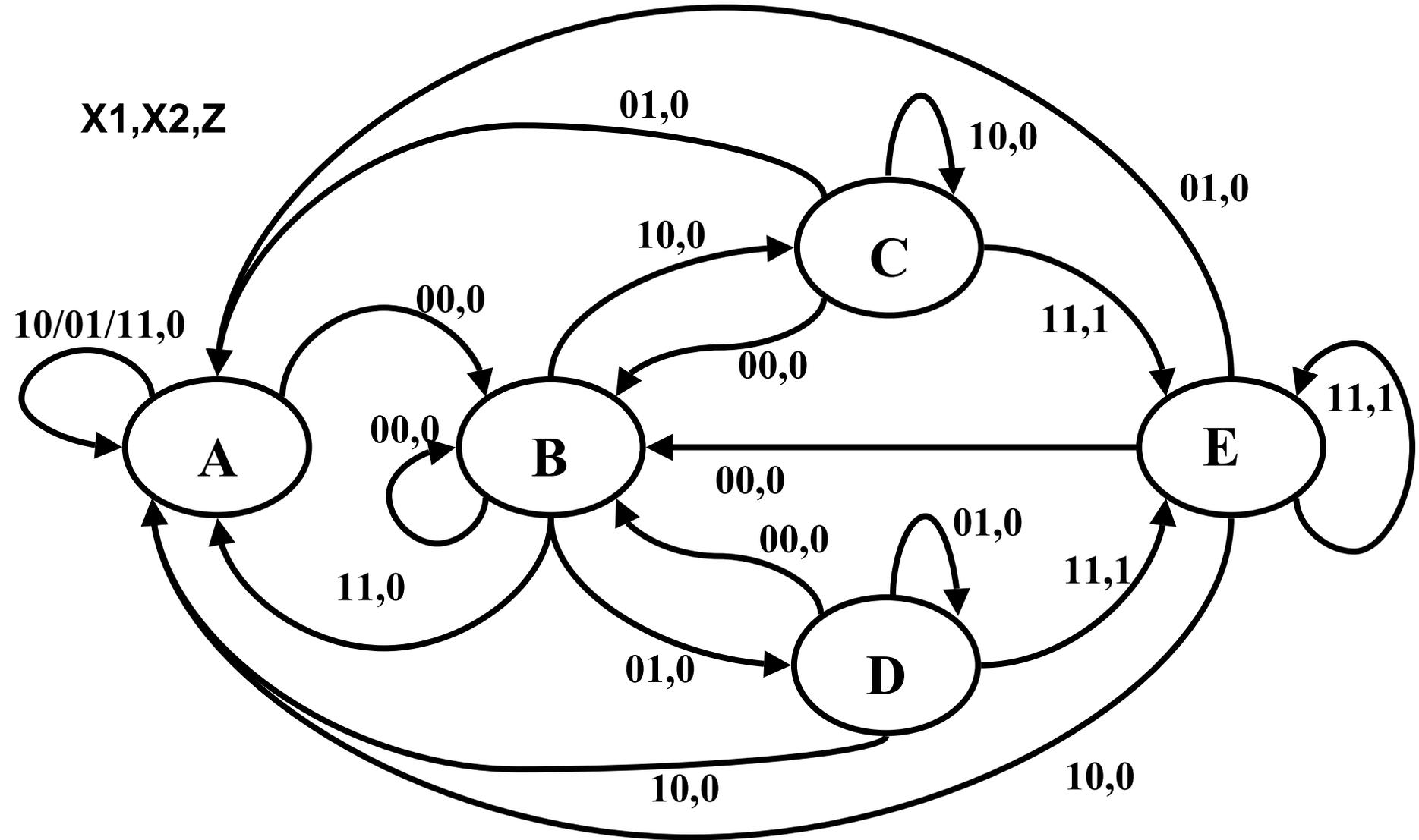
A: la sequenza non è ancora iniziata. Si passerà allo stato B quando in ingresso compare 00.

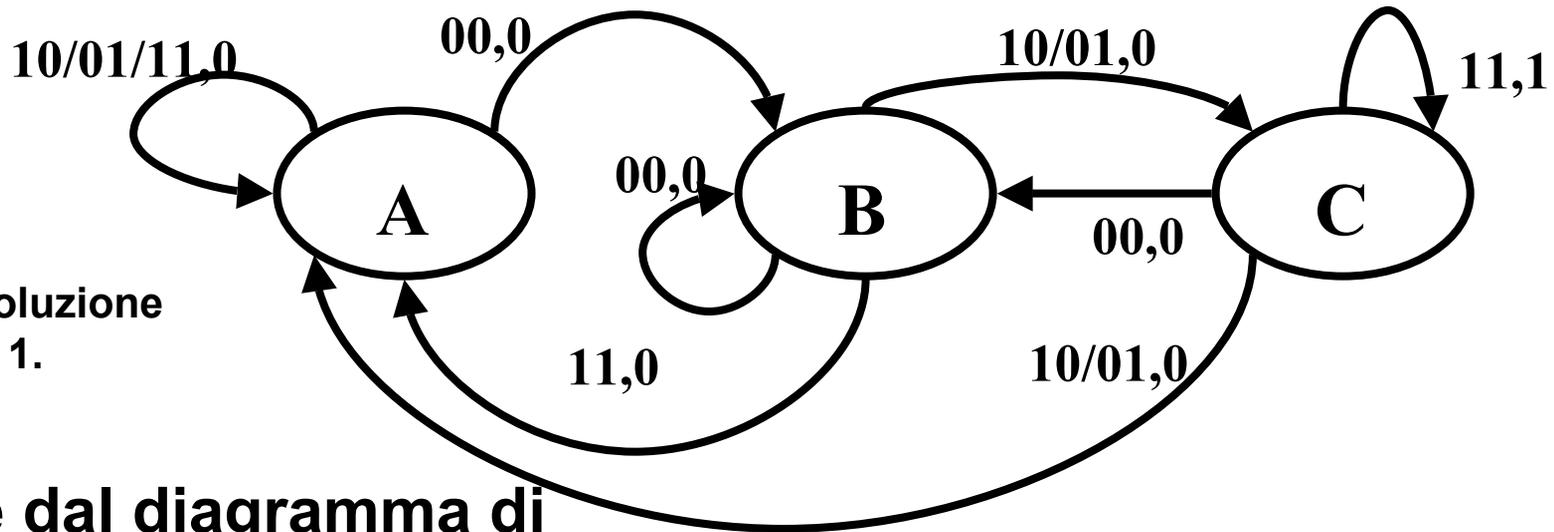
B: il primo elemento della sequenza è stato riconosciuto. Si passa a C quando 10 o 01 compaiono agli ingressi.

C: il secondo elemento della sequenza è stato riconosciuto. L'uscita va finalmente a 1 quando compare il terzo elemento della sequenza.

ESERCIZIO N. 2b

- **Progettare una rete sequenziale sincrona con il compito di verificare l'andamento di due segnali di ingresso X_1, X_2 . Il segnale di uscita Z avrà valore 1 quando per i due segnali di ingresso si verifica una delle seguenti evoluzioni: $(00, 01, 11)$ oppure $(00, 10, 11)$. Ogni passo può anche presentarsi più volte consecutivamente. L'uscita Z viene mantenuta inalterata fin tanto che permane la configurazione finale (11) .**
- **Progettare il circuito mediante FF-JK e porte logiche.**





Esempio di soluzione dell'esercizio 1.

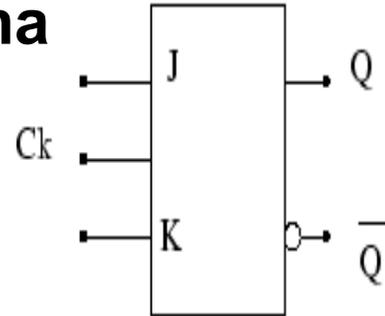
A partire dal diagramma di stato costruito in precedenza si genera la tabella riportata a fianco.

Codifica stati: $S = \{F0, F1\}$

A=00 B=01 C=10

	00	01	11	10
A	B, 0	A, 0	A, 0	A, 0
B	B, 0	C, 0	A, 0	C, 0
C	B, 0	A, 0	C, 1	A, 0

Per risolvere il problema si utilizza una rete sequenziale, facendo uso di FF-JK.



<i>J</i>	<i>K</i>	<i>Ck</i>	<i>Q (n+1)</i>
X	X	0	<i>Q (n)</i>
1	0	1	1
0	1	1	0
0	0	1	<i>Q (n)</i>
1	1	1	$\overline{Q (n)}$

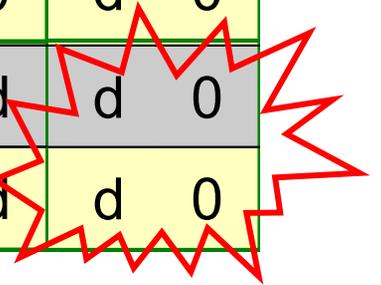
Transizione	J	K
0 ⇒ 0	0	d
0 ⇒ 1	1	d
1 ⇒ 0	d	1
1 ⇒ 1	d	0
1 ⇒ d	d	d
0 ⇒ d	d	d

La tabella a fianco riporta il valore agli ingressi J e K in funzione della transizione che si vuole ottenere all'uscita dei FF-JK



**Se si fossero utilizzati
FF-SR la tabella delle
transizioni sarebbe stata
la seguente**

Transizione	J	K	S	R
$0 \Rightarrow 0$	0	d	0	d
$0 \Rightarrow 1$	1	d	1	0
$1 \Rightarrow 0$	d	1	0	1
$1 \Rightarrow 1$	d	0	d	0
$1 \Rightarrow d$	d	d	d	0
$0 \Rightarrow d$	d	d	d	0





	00	01	11	10
00	01, 0	00, 0	00, 0	00, 0
01	01, 0	10, 0	00, 0	10, 0
10	01, 0	00, 0	10, 1	00, 0

X1	X2	F0	F1	F0+	F1+	J0	K0	J1	K1	Z
0	0	0	0	0	1	0	d	1	d	0
0	0	0	1	0	1	0	d	d	0	0
0	0	1	0	0	1	d	1	1	d	0
0	0	1	1	d	d	d	d	d	d	d
0	1	0	0	0	0	0	d	0	d	0
0	1	0	1	1	0	1	d	d	1	0
0	1	1	0	0	0	d	1	0	d	0
0	1	1	1	d	d	d	d	d	d	d
1	0	0	0	0	0	0	d	0	d	0
1	0	0	1	1	0	1	d	d	1	0
1	0	1	0	0	0	d	1	0	d	0
1	0	1	1	d	d	d	d	d	d	d
1	1	0	0	0	0	0	d	0	d	0
1	1	0	1	0	0	0	d	d	1	0
1	1	1	0	1	0	d	0	0	d	1
1	1	1	1	d	d	d	d	d	d	d

J0

<i>F0F1</i>		<i>X1X2</i>			
		00	01	11	10
00	0	0	0	0	
01	0		0		
11	d		d		
10	d	d	d	d	

$$J0 = \overline{X1} \cdot X2 \cdot F1 + X1 \cdot \overline{X2} \cdot F1$$

K0

<i>F0F1</i>		<i>X1X2</i>			
		00	01	11	10
00			d		
01			d		
11			d		
10			0		

$$K0 = \overline{X1} + \overline{X2}$$

J1

		<i>X1X2</i>			
		00	01	11	10
<i>F0F1</i>	00	d	0	0	0
	01	d	d	d	d
	11	d	d	d	d
	10	d	0	0	0

$$J1 = \overline{X1} \cdot \overline{X2}$$

K1

		<i>X2X2</i>			
		00	01	11	10
<i>F0F1</i>	00	d	d	d	d
	01	0	1	d	d
	11	d	d	d	d
	10	d	d	d	d

$$K1 = X1 + X2$$



		<i>Z</i>			
		<i>X1X2</i>	00	01	11
<i>F0F1</i>	00	0	0	0	0
	01	0	0	0	0
	11	d	d		d
	10	0	0		0

$$Z = F0 \cdot X1 \cdot X2$$